

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of: )  
)  
Katsuhiko NISHIWAKI et al. ) Group Art Unit: Not Assigned  
)  
Application No.: Not Assigned ) Examiner: Not Assigned  
)  
Filed: February 13, 2004 )  
)  
For: HIGH WITHSTAND VOLTAGE )  
FIELD EFFECT TYPE )  
SEMICONDUCTOR DEVICE )

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

**CLAIM FOR PRIORITY**

Sir:

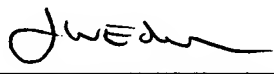
Under the provisions of Section 119 of 35 U.S.C., Applicants hereby claim the benefit of the filing date of Japanese Patent Application Number 2003-49035, filed February 26, 2003, for the above identified United States Patent Application.

In support of Applicants claim for priority, a certified copy of the priority application is filed herewith.

Respectfully submitted,

FINNEGAN, HENDERSON, FARABOW,  
GARRETT & DUNNER, L.L.P.

Dated: February 13, 2004

By:   
James W. Edmondson  
Reg. No. 33,871

FINNEGAN  
HENDERSON  
FARABOW  
GARRETT &  
DUNNER LLP

1300 I Street, NW  
Washington, DC 20005  
202.408.4000  
Fax 202.408.4400  
www.finnegan.com

JAPAN PATENT OFFICE

This is to certify that the annexed is a true copy of the following application as filed with this office

Date of Application: February 26, 2003

Application Number: Patent Application No. 2003-49035  
[ ST.10/C ]: [ JP2003-49035 ]

Applicant(s): TOYOTA JIDOSHA KABUSHIKI KAISHA  
KABUSHIKI KAISHA TOYOTA CHUO KENKYUSHO

December 16, 2003

Commissioner,  
Japan Patent Office      Yasuo IMAI

Certification No. 2003-3104548



日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 2月26日  
Date of Application:

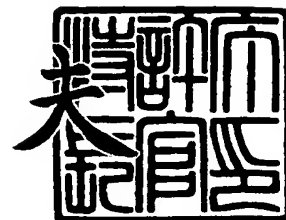
出願番号 特願2003-049035  
Application Number:  
[ST. 10/C]: [JP 2003-049035]

出願人 トヨタ自動車株式会社  
Applicant(s): 株式会社豊田中央研究所

2003年12月16日

特許庁長官  
Commissioner,  
Japan Patent Office

今井 康



出証番号 出証特2003-3104548

【書類名】 特許願

【整理番号】 023887TA

【提出日】 平成15年 2月26日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 29/78

【発明の名称】 高耐圧電界効果型半導体装置

【請求項の数】 7

【発明者】

    【住所又は居所】 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

    【氏名】 西脇 克彦

【発明者】

    【住所又は居所】 愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内

    【氏名】 榑田 知義

【発明者】

    【住所又は居所】 愛知県愛知郡長久手町大字長湫字横道4-1番地の1 株  
    式会社豊田中央研究所内

    【氏名】 河路 佐智子

【特許出願人】

    【識別番号】 000003207

    【氏名又は名称】 トヨタ自動車株式会社

【特許出願人】

    【識別番号】 000003609

    【氏名又は名称】 株式会社豊田中央研究所

【代理人】

    【識別番号】 100105751

    【弁理士】

    【氏名又は名称】 岡戸 昭佳

    【連絡先】 0 5 2 - 2 1 8 - 7 1 6 1

## 【選任した代理人】

【識別番号】 100097009

【弁理士】

【氏名又は名称】 富澤 孝

## 【選任した代理人】

【識別番号】 100098431

【弁理士】

【氏名又は名称】 山中 郁生

## 【手数料の表示】

【予納台帳番号】 044808

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 高耐圧電界効果型半導体装置

【特許請求の範囲】

【請求項 1】 半導体基板中のボディ領域と、  
前記ボディ領域に対面するゲート電極と、  
半導体基板中の前記ボディ領域より下方に位置し、前記ボディ領域とは逆導電型のドリフト領域と、

前記ボディ領域と前記ドリフト領域との間に位置し、前記ドリフト領域と同じ導電型でこれより低不純物濃度の電界分散領域とを有することを特徴とする高耐圧電界効果型半導体装置。

【請求項 2】 請求項 1 に記載する高耐圧電界効果型半導体装置において、  
前記電界分散領域の厚さが、 $1\ \mu\text{m}$ 以上であることを特徴とする高耐圧電界効果型半導体装置。

【請求項 3】 請求項 1 に記載する高耐圧電界効果型半導体装置において、  
前記ゲート電極がトレンチ構造のものであり、  
前記電界分散領域が、前記ゲート電極の下部にも及んで形成されていることを特徴とする高耐圧電界効果型半導体装置。

【請求項 4】 請求項 1 から請求項 3 までのいずれか 1 つに記載する高耐圧電界効果型半導体装置において、

前記ボディ領域を挟んで前記ドリフト領域の反対側に離散的に形成され、前記ボディ領域とは逆導電型のエミッタ領域を有し、

前記電界分散領域は、前記エミッタ領域に対応して離散的に形成されていることを特徴とする高耐圧電界効果型半導体装置。

【請求項 5】 請求項 1 から請求項 4 までのいずれか 1 つに記載する高耐圧電界効果型半導体装置において、

前記ドリフト領域を挟んで前記ボディ領域の反対側に位置し、前記ドリフト領域と同じ導電型のバッファ領域と、

前記ドリフト領域と前記バッファ領域との間に位置し、前記ドリフト領域と同じ導電型でこれより低不純物濃度の第 2 電界分散領域とを有することを特徴とす

る高耐圧電界効果型半導体装置。

【請求項 6】 請求項 5 に記載する高耐圧電界効果型半導体装置において、少なくとも前記バッファ領域を包含するキャリア寿命制御領域を有することを特徴とする高耐圧電界効果型半導体装置。

【請求項 7】 請求項 5 または請求項 6 に記載する高耐圧電界効果型半導体装置において、

前記バッファ領域を挟んで前記ドリフト領域の反対側に位置し、前記ドリフト領域とは逆導電型のコレクタ領域を有し、

前記バッファ領域の不純物濃度が、前記コレクタ領域の不純物濃度の  $1/2$  以下であり、

前記バッファ領域の厚さが、少数キャリアの拡散長以下であることを特徴とする高耐圧電界効果型半導体装置。

#### 【発明の詳細な説明】

##### 【0001】

#### 【発明の属する技術分野】

本発明は、ゲート電極による電界効果を受けるボディ領域と、その下方に位置するドリフト領域とを有する電界効果型半導体装置に関する。さらに詳細には、ボディ領域にかかる電界を緩和することにより、オン電圧を犠牲にすることなく高耐圧化を図った高耐圧電界効果型半導体装置に関するものである。

##### 【0002】

#### 【従来の技術】

従来から、パワーデバイス等に電界効果型半導体装置が用いられている（例えば特許文献 1 等）。この種の電界効果型半導体装置は一般的に、図 20 に示すような構成を有している。図 20 中の E-E 箇所の断面図は、図 1 中の各符号を「1\*\*」から「9\*\*」に変更したものと同一である。以下、従来技術の説明において図 1 に言及するときは、このように符号を読み替えるものとする。図 20 は、図 1 中の A-A 箇所の断面図である。この電界効果型半導体装置は、トレンチ型のゲート電極 906 を有している。この電界効果型半導体装置は、概略、半導体基板の一面（図 20 中の上方の面）側にエミッタ領域（900, 904）や

ゲート電極 906などを設け、他面（図20中の下方の面）側にコレクタ領域 901等を設けた構造を有している。

#### 【0003】

すなわち、半導体基板の一面側には、トレンチ型のゲート電極 906の他、 $p^+$ エミッタ領域 900および $n^+$ エミッタ領域 904が設けられている。ゲート電極 906は、ゲート絶縁膜 905および層間絶縁膜 907により、半導体基板から絶縁されている。それらの上方には、エミッタ電極 909が設けられている。エミッタ電極 909は、ゲート電極 906と平行な帯状のコンタクト開口 908の部分で半導体基板に接している。これによりエミッタ電極 909は、 $p^+$ エミッタ領域 900および $n^+$ エミッタ領域 904の双方に導通している。 $p^+$ エミッタ領域 900および $n^+$ エミッタ領域 904の下方には、 $p$ ボディ領域 903が設けられている。 $p$ ボディ領域 903の下端は、ゲート電極 906の下端より浅い。

#### 【0004】

$p$ ボディ領域 903の下方には、 $n$ ドリフト領域 902が形成されている。 $n$ ドリフト領域 902の大部分は、ゲート電極 906の下端より深い位置にあり、半導体基板のほぼ全面にわたって繋がっている。 $n$ ドリフト領域 902のさらに下方には、 $p^+$ コレクタ領域 901が設けられている。そして、 $p^+$ コレクタ領域 901のさらに下方に接して、コレクタ電極 910が形成されている。この電界効果型半導体装置では、ゲート電極 906への電圧印加により $p$ ボディ領域 903に電界効果を起こさせて、エミッタ電極 909とコレクタ電極 910との間の導通を操作する。

#### 【0005】

##### 【特許文献1】

特開 9-283754号公報

#### 【0006】

##### 【発明が解決しようとする課題】

しかしながら、前記した従来の電界効果型半導体装置には、次のような問題点があった。すなわち、エミッターコレクタ間の高耐圧化を図ろうとすると、 $n$ ド



リフト領域 902 の厚さ（図 20 中に「T」で示す）を厚くすることとなる。これにより、p ボディ領域 903 および n ドリフト領域 902 の電界が緩和され高耐圧化できるのである。しかしこれでは、n ドリフト領域 902 の寄生抵抗が厚さ T の分だけ大きいことになる。このことは、オン電圧がその分高いということの意味する。さらに、スイッチオフ後に n ドリフト領域 902 内に残存するキャリアもその分多いこととなる。これは、ターンオフ時間が長いということの意味する。このこと自体、操作性が悪いということであるし、また、スイッチング損失が大きいということでもある。よって、発熱による素子破壊のおそれがある。これを防ぐためには素子サイズを大きくして電流密度を下げる必要があった。

#### 【0007】

本発明は、前記した従来の電界効果型半導体装置が有する問題点を解決するためになされたものである。すなわちその課題とするところは、ドリフト領域の厚さを増すことなく半導体基板内の電界を緩和し、オン電圧やスイッチオフ特性、コンパクト性等の犠牲なく高耐圧化を達成した高耐圧電界効果型半導体装置を提供することにある。

#### 【0008】

##### 【課題を解決するための手段】

この課題の解決を目的としてなされた本発明の高耐圧電界効果型半導体装置は、半導体基板中のボディ領域と、ボディ領域に対面するゲート電極と、半導体基板中のボディ領域より下方に位置し、ボディ領域とは逆導電型のドリフト領域と、ボディ領域とドリフト領域との間に位置し、ドリフト領域と同じ導電型でこれより低不純物濃度の電界分散領域とを有している。なお、本出願において「半導体基板」というときは、一般的にウェハとして提供される半導体の単結晶基板その他の他、その基板上にエピタキシャル成長技術等により半導体層を形成した場合にはその全体をいうこととする。

#### 【0009】

この高耐圧電界効果型半導体装置では、ゲート電極への電圧印加による電界効果により、半導体基板内の導通を操作する。ここで、本発明の高耐圧電界効果型半導体装置では、ボディ領域とドリフト領域との間に、ドリフト領域と同じ導電

型でこれより低不純物濃度の電界分散領域が設けられている。このため、スイッチオフ直後において、ボディ領域と電界分散領域との間の p n 接合から電界分散領域へ向けて空乏層が伸びやすい。このため、ボディ領域およびドリフト領域にかかる電界が緩和される。したがって、ボディ領域とドリフト領域との間の耐圧が高い。ここで、ドリフト領域の厚さを特に厚くする必要はない。また、素子サイズを大きくする必要もない。このため、オン電圧やスイッチオフ特性、コンパクト性等を犠牲にしていない。

#### 【0010】

本発明の高耐圧電界効果型半導体装置では、電界分散領域の厚さが、 $1\mu\text{m}$ 以上あることが望ましい。電界分散領域が薄すぎると効果が低いからである。

#### 【0011】

ここで、ゲート電極がトレンチ構造のものである場合には、電界分散領域が、ゲート電極の下部にも及んで形成されていることが望ましい。トレンチ構造のゲート電極の下部、特に肩部はそもそも電界が集中する箇所である。この箇所が電界分散領域の一部とされていると、電界の緩和による耐圧向上の効果が大きいのである。

#### 【0012】

そして本発明の高耐圧電界効果型半導体装置は、ボディ領域を挟んでドリフト領域の反対側に離散的に形成され、ボディ領域とは逆導電型のエミッタ領域を有し、電界分散領域は、エミッタ領域に対応して離散的に形成されていることが望ましい。このようにすると、離散的に形成されたエミッタ領域の下部にのみ、電界分散領域が存在することになる。すなわち、エミッタ領域とエミッタ領域の間の隙間の部分の下部には、電界分散領域が存在しない。このためこの部分ではボディ領域とドリフト領域とが直に接している。したがってこの部分では、ボディ領域とドリフト領域との境界が、ボディ領域のキャリアに対する電位障壁をなししている。その電位障壁は、ボディ領域と電界分散領域はとの境界の電位障壁より高い。このため電位障壁の低下が防止されており、オン電圧が低い。また、ボディ領域の界面に占める電界分散領域の面積比により、ボディ領域のキャリアの、ドリフト領域への引き抜き量を調整することができる。このため、設計上、オン

電圧と耐圧とを個別に制御できる。

#### 【0013】

なお、ドリフト領域を挟んでボディ領域の反対側に位置し、ドリフト領域と同じ導電型でこれより低不純物濃度の第2電界分散領域を有してもよい。特に、ドリフト領域を挟んでボディ領域の反対側に位置し、ドリフト領域と同じ導電型のバッファ領域を有する場合には、ドリフト領域とバッファ領域との間に第2電界分散領域を有することが望ましい。このようにすると、スイッチオフ後にボディ領域と電界分散領域との間のpn接合からドリフト領域側へ伸びてきた空乏層が、第2電界分散領域に至ってもなお伸びやすい。このことにより、ドリフト領域内のキャリアが速やかに排出されるので、ターンオフ時間が短い。

#### 【0014】

なお、ボディ領域とドリフト領域との間に電界分散領域がなく、ドリフト領域を挟んでボディ領域の反対側にのみ第2電界分散領域が存在する構造では、スイッチオフ後に素子破壊が生じやすい。アバランシェ降伏により寄生トランジスタの総増幅率が1を超え、制御不能となる場合があるからである。しかし本発明では、ボディ領域とドリフト領域との間の電界分散領域により電界が緩和されるので、そのような事態にはならない。

#### 【0015】

ここにおいて、バッファ領域を有する場合にはさらに、少なくともバッファ領域を包含するキャリア寿命制御領域を有することが望ましい。このようにすると、バッファ領域内の少数キャリアの寿命が短い。このため、ターンオフ時間がさらに短い。

#### 【0016】

ここにおいて、バッファ領域の不純物濃度は、コレクタ領域の不純物濃度の1/2以下であり、バッファ領域の厚さは、少数キャリアの拡散長以下であることが望ましい。こうすると、オン電圧の温度係数が正の値となる。このため、並列接続性が良く、発熱による素子破壊が防止される。

#### 【0017】

#### 【発明の実施の形態】

以下、本発明を具体化した実施の形態について、添付図面を参照しつつ詳細に説明する。

#### 【0018】

##### [第1の形態]

第1の形態に係る高耐圧電界効果型半導体装置の構造を、図1～図3に示す。図2は、図1中のA-A箇所の断面図である。図3は、図1中のB-B箇所の断面図である。図1は、図2および図3中のE-E箇所（本出願ではこのレベルを「表面」と呼んでいる）の断面図である。この高耐圧電界効果型半導体装置は、絶縁ゲート型バイポーラトランジスタ（IGBT）と呼ばれるものであり、トレンチ構造のゲート電極106を有している。この高耐圧電界効果型半導体装置は、概略、半導体基板の一面（図2および図3中の上方の面）側にn<sup>+</sup>エミッタ領域100、104やゲート電極106などを設け、他面（図2および図3中の下方の面）側にp<sup>+</sup>コレクタ領域101等を設けた構造を有している。

#### 【0019】

すなわち、半導体基板の一面側には、トレンチ構造のゲート電極106の他、p<sup>+</sup>エミッタ領域100およびn<sup>+</sup>エミッタ領域104が設けられている。ゲート電極106は、ゲート絶縁膜105および層間絶縁膜107により、半導体基板から絶縁されている。p<sup>+</sup>エミッタ領域100およびn<sup>+</sup>エミッタ領域104の下方には、図2および図3において左右のゲート絶縁膜105を介してゲート電極106と対面するpボディ領域103が設けられている。pボディ領域103の下端は、ゲート電極106の下端より浅い。p<sup>+</sup>エミッタ領域100、n<sup>+</sup>エミッタ領域104、ゲート電極106の上方には、エミッタ電極109が設けられている。エミッタ電極109は、図2（A-A箇所）では、コンタクト開口108にてp<sup>+</sup>エミッタ領域100およびn<sup>+</sup>エミッタ領域104の双方に接触している。そして図3（B-B箇所）ではn<sup>+</sup>エミッタ領域104に接触している。

#### 【0020】

図2および図3のいずれの箇所においても、pボディ領域103の下方には、n<sup>-</sup>電界分散領域111が形成されている。n<sup>-</sup>電界分散領域111の下端は、ゲート絶縁膜105の下端より浅い。n<sup>-</sup>電界分散領域111の下方には、nドリ

フト領域 102 が形成されている。n- 電界分散領域 111 の不純物濃度は、n ドリフト領域 102 の不純物濃度の 8 割以下である。n- 電界分散領域 111 の不純物濃度は、i 型と俗称されるほど低くてもよい。ただし p 型であってはならない。n- 電界分散領域 111 の厚さは、1  $\mu$ m よりやや厚い程度である。n ドリフト領域 102 の大部分は、ゲート絶縁膜 105 の下端より深い位置にあり、半導体基板のほぼ全面にわたって繋がっている。n ドリフト領域 102 のさらに下方には、p+コレクタ領域 101 が設けられている。そして、p+コレクタ領域 101 のさらに下方に接して、コレクタ電極 110 が形成されている。

#### 【0021】

本形態の高耐圧電界効果型半導体装置では、図 1 に見るように、ゲート電極 106 が、図 1 中上下方向にライン状に形成されている。そして、ゲート電極 106 とゲート電極 106 の間の帯状の領域が、n+ エミッタ領域 104 とされている。コンタクト開口 108 は、n+ エミッタ領域 104 の幅より狭い。そして、さらにその中に p+エミッタ領域 100 が島状に設けられている。

#### 【0022】

本形態の高耐圧電界効果型半導体装置では、ゲート電極 106 への電圧印加により、エミッタ電極 109 とコレクタ電極 110 との間の電流を制御する。すなわち、ゲート電極 106 の電圧により、p ボディ領域 103 の表面（図 2，図 3 中ゲート電極 106 の側壁に対向する面）付近の導電型を反転させ、電子電流の経路を形成させるのである。これがオン状態である。ゲート電圧印加をオフすると、高耐圧電界効果型半導体装置はオフ状態となる。スイッチオフ後には、p ボディ領域 103 と n- 電界分散領域 111 との間の p n 接合から空乏層が広がってゆく。ここで、当該 p n 接合に接している n 型半導体領域は、低濃度の n- 電界分散領域 111 である。このためスイッチオフ直後において空乏層が伸びやすい。このことにより次のような効果がある。すなわち、ゲート電圧がオフされても、エミッタ電極 109 とコレクタ電極 110 との間には電圧がかかったままである。ここで、スイッチオフ直後に空乏層が伸びやすいことにより、半導体基板内の電界が緩和されるのである。

#### 【0023】

スイッチオフ後における、p ボディ領域 103 ~ n ドリフト領域 102 の部分の電界分布を図 4 のグラフに示す。このグラフでは、比較のため、図 20 に示した従来例の場合をも合わせて示している。破線で示す従来例の場合には、p ボディ領域 903 と n ドリフト領域 902 との境界の箇所にて電界強度がピークをなしている。これに対し、実線で示す本形態の高耐圧電界効果型半導体装置では、n<sup>-</sup> 電界分散領域 111 の電界緩和作用により、電界強度のピーク値が低くなっているのである。このため本形態の高耐圧電界効果型半導体装置では、n ドリフト領域 102 をあまり厚くしておかなくても、コレクターエミッタ間の耐圧が高いのである。具体的には、図 2 中の n ドリフト領域 102 と n<sup>-</sup> 電界分散領域 111 との合計厚 H が、図 20 中の n ドリフト領域 902 の厚さ T より薄くても十分である。

#### 【0024】

また、n ドリフト領域 102 が薄くて済む分、オン電圧が低いという利点もある。図 5 のグラフに、コレクターエミッタ間電圧とコレクターエミッタ間電流との関係を、本形態と従来例とで比較して示す。図 5 のグラフにおける従来例は、本形態の高耐圧電界効果型半導体装置と同等の耐圧が得られるほど n ドリフト領域 902 を厚く作ったものである。このグラフから、同じコレクターエミッタ間電流を得るために、本形態の高耐圧電界効果型半導体装置では、従来例のものと比較して、低いコレクターエミッタ間電圧しか要しないことが理解できる。

#### 【0025】

本形態の電界効果型半導体装置の製法を、図 6 ~ 図 9 により説明する。本形態の高耐圧電界効果型半導体装置の製造にあつては、p<sup>+</sup> シリコンウェハを出発基板とする。このウェハの p<sup>+</sup> シリコンは、p<sup>+</sup> コレクタ領域 101 となる。そしてその表面上にエピタキシャル成長により、n 型シリコン層を形成する。この n 型シリコン層は、n ドリフト領域 102 となる。この、シリコンウェハ上にエピタキシャル成長により半導体層を形成した全体のことを、本出願では「半導体基板」と呼んでいるのである。あるいは、n 型シリコンウェハを出発基板とすることもできる。その場合にはウェハの n 型シリコンが n ドリフト領域 102 となる。そして、その裏面側の表面から p 型不純物を導入するか、裏面側の表面上に p 型

シリコン層を堆積することにより、p+コレクタ領域101を形成すればよい。

#### 【0026】

次に、n型シリコン層の表面に、厚さ700nm程度の熱酸化膜を温度1000℃のパイロジェニック酸化により形成する。そして、この熱酸化膜をフォトリソグラフィおよびエッチングによりパターンニングする。これによりその熱酸化膜は、ウェハの縁辺の部分のみ残される。このため素子が形成される部分の全体にわたって、n型シリコン層が露出した開口が形成される。次に、n型シリコン層（nドリフト領域102）の表面に再び熱酸化膜107bを形成する。温度は900℃で膜厚は18nmとする。図6はこの状態の断面図（A-A箇所およびB-B箇所）を示している。

#### 【0027】

そして、加速電圧300kVのイオン注入によりボロンを注入する。このイオン注入は、n-電界分散領域111の形成のための処理である。ドーズ量は、 $1.0 \times 10^{11} \text{ cm}^{-2}$ とする。このドーズ量は、その範囲内のn型シリコン層（nドリフト領域102）をp型に反転させるには至らない程度のドーズ量である。次に、加速電圧60kVのイオン注入によりボロンをさらに注入する。このイオン注入は、pボディ領域103の形成のための処理である。ドーズ量は、 $4.7 \times 10^{13} \text{ cm}^{-2}$ とする。このドーズ量は、その範囲内のn型シリコン層（nドリフト領域102）をp型に反転させる程度のドーズ量である。その後、窒素雰囲気中で温度1150℃の熱処理による拡散を行う。これにより、図7に示すように、pボディ領域103およびn-電界分散領域111が形成される。pボディ領域103の深さは5 $\mu\text{m}$ である。n-電界分散領域111はその直下に位置しており、その厚さは前述のように1 $\mu\text{m}$ よりやや厚い程度である。

#### 【0028】

なお、n-電界分散領域111およびpボディ領域103の形成は、前述のような、nドリフト領域102をイオン注入により改質する方法以外にも種々の方法により可能である。例えば、エピタキシャル成長の際に不純物の組成を順次変更することにより、nドリフト領域102、n-電界分散領域111、およびpボディ領域103を順次形成してもよい。あるいは、同様にエピタキシャル成長

により、 $n$ ドリフト領域102および $n$ -電界分散領域111を順次形成し、 $n$ -電界分散領域111の一部をイオン注入により改質して $p$ ボディ領域103としてもよい。

#### 【0029】

そして、酸化膜107b上にCVD法によりさらに酸化膜107cを堆積する。厚さは400nmとする。そして酸化膜107bおよび107cを、パターンエッチングする。ここで形成するパターンは、ゲート電極106が形成されるべき部分を開口とするパターンである。残った酸化膜107bおよび107cは、トレンチの形成のためのエッチングマスクとして用いられる。そして、この酸化膜マスクを利用して、RIE法によりシリコンをエッチングする。これにより、トレンチが形成される。深さは、6 $\mu$ m強で、 $n$ -電界分散領域111がトレンチにより完全に分断される程度とする。そして、形成されたトレンチの側壁を、CDE法によりエッチングする。その後、温度1100℃でトレンチの壁面に熱酸化膜を形成し、その酸化膜を除去する。これにより、トレンチの側壁の欠陥を除去する。その後、温度1100℃でトレンチの壁面に厚さ100nmの熱酸化膜を形成する。この酸化膜がゲート絶縁膜105となる。この状態での断面図が図8である。

#### 【0030】

そして、CVD法により厚さ800nmの多結晶シリコン膜を堆積する。続いて、オキシ塩化リン雰囲気中で温度950℃で熱処理する。これにより、多結晶シリコン膜にリンを拡散させる。その後、フォトリソグラフィおよびエッチングにより、余分な多結晶シリコンや残っている酸化膜マスクを除去する。除去される多結晶シリコンは、トレンチ開口レベルより上の部分である。ただし、ゲート電極106への配線（以下、ゲート配線という）となる部分は残す。これにより、トレンチ構造のゲート電極106およびそのための配線を形成する。次に、 $p$ チャネル領域103およびゲート電極106の表面に、温度950℃で熱酸化膜を形成する。膜厚は30nmとする。

#### 【0031】

そして、ボロンのイオン注入を行い、さらにリンのイオン注入を行う。ボロン



のイオン注入は、 $p^+$  エミッタ領域 100 の形成のための処理である。このため、適切なパターンマスクを介して、加速電圧 70 kV およびドーズ量  $4 \times 10^{15} \text{ cm}^{-2}$  の条件で行う。リンのイオン注入は、 $n^+$  エミッタ領域 104 の形成のための処理である。このため、加速電圧 120 kV およびドーズ量  $5 \times 10^{15} \text{ cm}^{-2}$  の条件で行う。そして、酸化膜上に CVD 法により BP SG 膜を堆積する。膜厚は  $1.5 \mu\text{m}$  とする。この BP SG 膜は、層間絶縁膜 107 となる。その後、窒素雰囲気中で温度 950℃ の熱処理を行う。これにより、層間絶縁膜 107 が平坦化されるとともに、イオン注入された元素の熱拡散により、 $p^+$  エミッタ領域 100 および  $n^+$  エミッタ領域 104 が形成される。

### 【0032】

次に、層間絶縁膜 107 をフォトリソグラフィおよびエッチングによりパターンニングする。これにより、コンタクト開口 108 に相当する部分およびゲート電極 106 のコンタクト箇所の層間絶縁膜 107 を除去する。これにより、コンタクト開口 108 の  $p^+$  エミッタ領域 100 および  $n^+$  エミッタ領域 104 を露出させる。この状態での A-A 箇所の断面図を図 9 に示す。この状態ではまた、ゲート配線のコンタクト箇所も露出している。そして、露出した箇所の上および残っている層間絶縁膜 107 の上に、スパッタリング法により、チタンを主成分とするバリアメタル層およびその上のアルミ層を積層する。その後、フォトリソグラフィおよびエッチング（ウェットエッチングおよび RIE）により、バリアメタル層およびアルミ層をパターンニングする。これにより、エミッタ電極 109 が形成される。また、ゲート配線の上部配線も形成される。次に、裏面の  $p^+$  コレクタ領域 101 上に、スパッタリング法によりコレクタ電極 110 を形成する。以上で、本形態の高耐圧電界効果型半導体装置が製造される。

### 【0033】

なお、 $n$  型シリコンウェハを出発基板とする場合には、エミッタ面側の構造（ゲート電極 106、 $p^+$  エミッタ領域 100、 $n^+$  エミッタ領域 104、エミッタ電極 109 等）を先に形成し、 $p^+$  コレクタ領域 101 の形成はその後で行ってもよい。

### 【0034】

以上詳細に説明したように本形態の高耐圧電界効果型半導体装置では、p ボディ領域 103 と n ドリフト領域 102 との間に、n ドリフト領域 102 より低不純物濃度の n<sup>-</sup> 電界分散領域 111 を設けている。これにより、スイッチオフ後における、半導体基板内の電界の緩和を図っている。したがって、コレクターエミッタ間の高い耐圧と、低いオン電圧とを両立させた高耐圧電界効果型半導体装置が実現されている。

### 【0035】

#### [第2の形態]

第2の形態に係る高耐圧電界効果型半導体装置の構造を、図10～図12に示す。図11は、図10および図12中のA-A箇所の断面図である。図10は、図11中のE-E箇所の断面図である。図12は、図11中のF-F箇所の断面図である。また、図10および図12中のB-B箇所の断面図は、第1の形態の図3中の各符号を「1\*\*」から「2\*\*」に変更したのと同じである。以下、本形態の説明において図3に言及するときは、このように符号を読み替えるものとする。本形態の高耐圧電界効果型半導体装置は、トレンチゲート型である点で前述の第1の形態のものと共通する。そして、エミッタ部分およびn<sup>-</sup>電界分散領域111の構造を除き、他の部分の構造は第1の形態ののと同じである。また、エミッタ部分中、p<sup>+</sup>エミッタ領域200については、第1の形態ののと同じである。本形態と第1の形態との違いは、n<sup>+</sup>エミッタ領域204およびn<sup>-</sup>電界分散領域211の構造にある。

### 【0036】

そこで、本形態の高耐圧電界効果型半導体装置におけるこれらの領域の構造を説明する。まずn<sup>+</sup>エミッタ領域204について説明する。本形態におけるn<sup>+</sup>エミッタ領域204は、図10中上下方向に離散的に、p<sup>+</sup>エミッタ領域200と交互に設けられている。ただし図10中左右方向には、p<sup>+</sup>エミッタ領域200と異なりゲート電極106からゲート電極106に至る全幅にわたっている。そして、p<sup>+</sup>エミッタ領域200図10中左右両側の箇所では、p ボディ領域203が半導体基板の表面に現れている。したがって本形態の高耐圧電界効果型半導体装置ではエミッタ電極209は、コンタクト開口208にて、p ボディ領域2

03; p<sup>+</sup>エミッタ領域200, およびn<sup>+</sup>エミッタ領域204のすべてに接触している。

#### 【0037】

次にn<sup>-</sup>電界分散領域211について説明する。図12に見るように、n<sup>-</sup>電界分散領域211もn<sup>+</sup>エミッタ領域204と同様の離散状をなしている。そして、図11に見るように、n<sup>+</sup>エミッタ領域204がない位置の下方にはn<sup>-</sup>電界分散領域211もない(A-A箇所)。一方図3に見るように、n<sup>+</sup>エミッタ領域204がある位置の下方にはn<sup>-</sup>電界分散領域211がある。

#### 【0038】

本形態の高耐圧電界効果型半導体装置は、次の点を除き、第1の形態の高耐圧電界効果型半導体装置と同様の製造方法で製造される。すなわち、n<sup>-</sup>電界分散領域111の形成のためのイオン注入およびn<sup>+</sup>エミッタ領域204の形成のためのイオン注入を、適切なパターンマスクを介して行うのである。前述の離散状のパターンを実現するためである。

#### 【0039】

上記の構成を有する本形態の高耐圧電界効果型半導体装置では、第1の形態で説明した効果に加えて、次の効果を有する。すなわち、pボディ領域203の、コレクタ側のpn接合(図11等における下側)に、ホールに対する電位障壁の低い箇所と高い箇所とが交互に存在する。電位障壁の低い箇所はn<sup>-</sup>電界分散領域111の箇所である。電位障壁の高い箇所は、pボディ領域203とnドリフト領域202とが直接に接している箇所である。そして、電位障壁の高い箇所の上方にはp<sup>+</sup>エミッタ領域200が存在している。つまり、pボディ領域203からエミッタ側へホールが引き抜かれる箇所において、コレクタ側の電位障壁を高くしているのである。これにより、オン電圧の上昇が防止されている。

#### 【0040】

ここにおいて、n<sup>+</sup>エミッタ領域204の図10中上下方向の幅と、n<sup>-</sup>電界分散領域211の図12中上下方向の幅とは、同じである必要はない。このため設計上、n<sup>-</sup>電界分散領域211の幅により、高耐圧電界効果型半導体装置のオン電圧をコントロールできる。むろんこのコントロールは、高耐圧化とは独立にで

きる。

#### 【0041】

##### [第3の形態]

第3の形態に係る高耐圧電界効果型半導体装置の構造を、図13および図14に示す。図13および図14中のE-E箇所の断面図は、第2の形態の図10中の各符号を「2\*\*」から「3\*\*」に変更したのと同じである。以下、本形態の説明において図10に言及するときは、このように符号を読み替えるものとする。図13は、図10中のA-A箇所の断面図である。図14は、図10中のB-B箇所の断面図である。本形態の高耐圧電界効果型半導体装置は、トレンチゲート型である点で前述の第1および第2の形態のものと共通する。そして、n-電界分散領域311の構造を除き、他の部分の構造は第2の形態ののと同じである。

#### 【0042】

そこで、本形態の高耐圧電界効果型半導体装置におけるn-電界分散領域311の構造を説明する。本形態におけるn-電界分散領域311は、図10中上下方向に連続的に形成されている。この点では第1の形態のn-電界分散領域111に近い。しかし本形態のn-電界分散領域311は、ゲート電極306およびゲート絶縁膜305の下部にもわたって形成されている。このため、半導体基板の広い範囲にわたって連続している。

#### 【0043】

本形態の高耐圧電界効果型半導体装置は、次のようにして実現される。すなわち、第1および第2の形態のものの製造プロセスにおいて、n-電界分散領域311をやや厚めに形成するか、ゲート電極306のトレンチをやや浅めに形成すればよいのである。

#### 【0044】

上記の構成を有する本形態の高耐圧電界効果型半導体装置では、第1の形態で説明した効果に加えて、次の効果を有する。すなわち、ゲート電極306の端部がn-電界分散領域311に覆われているのである。このため、スイッチオフ後に、ゲート電極306の端部が早期に空乏層で覆われる。これにより、ゲート電

極 306 とコレクタ電極 310 との間の耐圧が高い。すなわち本形態の高耐圧電界効果型半導体装置では、コレクターエミッタ間の耐圧ばかりでなくゲートーコレクタ間の耐圧も高いのである。

#### 【0045】

むろん、本形態の高耐圧電界効果型半導体装置においても、第2の形態のように、 $n^-$ 電界分散領域 311 および  $n^+$ エミッタ領域 304 を図 10 中上下方向に離散的にして、オン電圧の上昇を抑制してもよい。また、 $n^-$ 電界分散領域 311 は、ゲート電極 306 の底面の全体を覆う必要は必ずしもない。肩部さえ覆っていれば、ある程度の高耐圧化が達成される。

#### 【0046】

##### [第4の形態]

第4の形態に係る高耐圧電界効果型半導体装置の構造を、図 15 および図 16 に示す。図 15 および図 16 中の E-E 箇所の断面図は、第2の形態の図 10 中の各符号を「2\*\*」から「4\*\*」に変更したのと同じである。以下、本形態の説明において図 10 に言及するときは、このように符号を読み替えるものとする。図 15 は、図 10 中の A-A 箇所の断面図である。図 16 は、図 10 中の B-B 箇所の断面図である。本形態の高耐圧電界効果型半導体装置は、トレンチゲート型である点で前述の第1ないし第3の形態のものと共通する。そして、コレクタ側の構造を除き、他の部分の構造は第2の形態ののと同じである。

#### 【0047】

そこで、本形態の高耐圧電界効果型半導体装置におけるコレクタ側の構造を説明する。本形態の高耐圧電界効果型半導体装置では、 $n$ ドリフト領域 402 と  $p^+$ コレクタ領域 401 との間に、 $n^-$ 第2電界分散領域 412 と、 $n^+$ バッファ領域 413 とが設けられている。 $n^-$ 第2電界分散領域 412 は  $n$ ドリフト領域 402 と接しており、 $n^+$ バッファ領域 413 は  $p^+$ コレクタ領域 401 と接している。 $n^-$ 第2電界分散領域 412 の不純物濃度は、 $n$ ドリフト領域 402 の不純物濃度の 8 割以下である。 $n^-$ 第2電界分散領域 412 の不純物濃度は、 $i$ 型と俗称されるほど低くてもよい。ただし  $p$ 型であってはならない。 $n^+$ バッファ領域 413 の不純物濃度は、 $p^+$ コレクタ領域 401 の不純物濃度の  $1/2$  以下であ

る。ただし n ドリフト領域 402 の不純物濃度より高くなければならない。

#### 【0048】

また、n<sup>+</sup> バッファ領域 413 の厚さ S は、少数キャリアであるホールの拡散長 L 以下でなければならぬ。拡散長 L は、次式で与えられる。

$$L = (D_p \cdot \tau)^{1/2}$$

ここで  $\tau$  は、ホールのライフタイムである。D<sub>p</sub> は、ホールの拡散係数であり、次式で与えられる。

$$D_p = (k \cdot t / q) \mu_p$$

ここで k はボルツマン定数であり、t は温度（絶対温度）であり、q は電子の電荷であり、 $\mu_p$  はホールの移動度である。

#### 【0049】

また本形態の高耐圧電界効果型半導体装置では、p ボディ領域 403 を中心とする寄生バイポーラトランジスタの増幅率  $\alpha_{npn}$  と、n ドリフト領域 402 を中心とする寄生バイポーラトランジスタの増幅率  $\alpha_{pnp}$  との間に、

$$\alpha_{npn} + \alpha_{pnp} < 1$$

なる関係が成り立つ必要がある。ラッチアップを防ぐためである。これは、n<sup>-</sup> 第2電界分散領域 412 の厚さを調整することにより達成できる。

#### 【0050】

なお、n<sup>-</sup> 電界分散領域 411 がなく、n<sup>-</sup> 第2電界分散領域 412 のみが存在する構造では、スイッチオフ後に素子破壊が生じやすい。アバランシェ降伏により  $\alpha_{npn} + \alpha_{pnp}$  が 1 を超え、ラッチアップして制御不能となる場合があるからである。しかし本形態の高耐圧電界効果型半導体装置では、p ボディ領域 403 と n ドリフト領域 402 との間の n<sup>-</sup> 電界分散領域 411 により電界が緩和されるので、そのような事態にはならない。

#### 【0051】

本形態の高耐圧電界効果型半導体装置は、次のようにして実現される。すなわち、第1および第2の形態のものの製造プロセスにおいて、出発基板である p<sup>+</sup> シリコンウェハ上にエピタキシャル成長により、高濃度 n 型シリコン、低濃度 n 型シリコン、中濃度 n 型シリコン、と順次形成し、n<sup>+</sup> バッファ領域 413、n<sup>-</sup>

第2電界分散領域412, nドリフト領域402とすればよい。n-第2電界分散領域411等については、さらにエピタキシャル成長で形成してもよいし、nドリフト領域402の一部をイオン注入で改質して形成してもよい。

#### 【0052】

上記の構成を有する本形態の高耐圧電界効果型半導体装置では、第1の形態で説明した効果に加えて、次の効果を有する。すなわち、スイッチオフ後のターンオフ時間がより短いのである。なぜなら、スイッチオフ後には、pボディ領域403とn-電界分散領域411との間のpn接合から空乏層が広がってゆく。ここで、nドリフト領域402とn+バッファ領域413との間にn-第2電界分散領域412が設けられているので、空乏層がその伸びの終期に至っても伸びやすいのである。結果的にはn-第2電界分散領域412の全体が空乏化するところまで空乏層が伸びる。このため、スイッチオフ後の残存キャリアが速やかにエミッタ側あるいはコレクタ側に吐き出されるのである。

#### 【0053】

本形態の高耐圧電界効果型半導体装置ではまた、オン電圧の温度特性が必ず正となる。これは、n+バッファ領域413の不純物濃度がp+コレクタ領域401の不純物濃度の1/2以下であることと、n+バッファ領域413の厚さSが少数キャリアの拡散長L以下であることとによる。この条件により、コレクターエミッタ間電圧が低い状況でもp+コレクタ領域401のホールがnドリフト領域402へ高効率で注入される。この効果により、低温時、高温時とも、伝導度変調が低電流域から効率よく起こるのである。一方、大電流域では、高温になるにつれてキャリアの散乱等の要因によりキャリアの移動度が低下する。このため、温度上昇とともにオン電圧も上昇する正の温度特性が得られるのである。この効果により、並列接続されている複数の素子間で、温度バランスの自己制御が働く。したがって、各素子の温度が均一化されるので、発熱以上による素子破壊が防止される。

#### 【0054】

さらに、本形態の高耐圧電界効果型半導体装置は、図17に示すように、n+バッファ領域413を包含するように形成された欠陥領域414を有していても

よい。図17は図10中のB-B箇所の断面図であるが、A-A箇所においても、欠陥領域414に関しては同様である。欠陥領域414は、高濃度の格子欠陥が分布している領域である。この領域では、格子欠陥が分布していない場合と比較して、少数キャリアのライフタイムが短い。格子欠陥の深い準位が電子とホールの再結合を促進するからである。この領域は、電子等の荷電粒子を照射し、その後300℃以上の温度でアニールすることにより形成される。荷電粒子の照射の際の加速電圧や照射量その他の条件により、欠陥領域414が形成される深さやその厚さ、格子欠陥濃度のコントロールが可能である。欠陥領域414の格子欠陥濃度は、少数キャリアのライフタイムが、格子欠陥が分布していない場合と比較して、1/4以下となるようにする。

#### 【0055】

このようにすると、スイッチオフ後のターンオフ時間がさらに短い高耐圧電界効果型半導体装置が得られる。n<sup>+</sup>バッファ領域413内の少数キャリアであるホールが、スイッチオフ後に速やかに消滅するからである。

#### 【0056】

むろん、本形態の高耐圧電界効果型半導体装置においても、第2の形態のように、n<sup>-</sup>電界分散領域411およびn<sup>+</sup>エミッタ領域404を図10中上下方向に離散的にして、オン電圧の上昇を抑制してもよい。また、第3の形態のように、n<sup>-</sup>電界分散領域411がゲート電極406の底面を覆うようにしてもよい。また、n<sup>+</sup>バッファ領域413を持たない構造であってもよい。この場合でも、p<sup>+</sup>コレクタ領域401とn<sup>-</sup>第2電界分散領域412との界面付近に欠陥領域を設けることにより、ターンオフ時間の短縮の効果が得られる。

#### 【0057】

##### [第5の形態]

第5の形態に係る高耐圧電界効果型半導体装置の構造を、図18に示す。図18中のE-E箇所の断面図は、第1の形態の図1中の各符号を「1\*\*」から「5\*\*」に変更したものと同一である。以下、本形態の説明において図1に言及するときは、このように符号を読み替えるものとする。図18は、図1中のA-A箇所の断面図である。本形態の高耐圧電界効果型半導体装置は、トレンチゲー



ト型である点で前述の各形態のものと共通する。そして、 $p^+$  コレクタ領域 501 の構造を除き、他の部分の構造は第 1 の形態のものと同一である。なお、図 18 は A-A 箇所の断面図であるが、B-B においても  $p^+$  コレクタ領域 501 の構造に関しては同様である。

#### 【0058】

そこで、本形態の高耐圧電界効果型半導体装置における  $p^+$  コレクタ領域 501 の構造を説明する。本形態の  $p^+$  コレクタ領域 501 は、島状に形成されている。 $p^+$  コレクタ領域 501 のない箇所では、 $n$  ドリフト領域とコレクタ電極 510 とが直接に接している。すなわち本形態は、第 1 の形態の高耐圧電界効果型半導体装置をコレクタショート型に変形したものである。このようなものでも、 $n$ -電界分散領域 511 の電界分散作用による耐圧向上の効果が得られる。

#### 【0059】

本形態の  $p^+$  コレクタ領域 501 は、 $n$  型シリコンウェハを出発基板とし、その裏面側に適切なパターンマスクを介してイオン注入を行うことにより形成することができる。 $n$ -電界分散領域 511 およびそれより情報の構造については、前述の各形態で説明した方法により形成することができる。

#### 【0060】

むろんコレクタショート型のものでも、図 19 に示すように、 $n$ -第 2 電界分散領域 612 や  $n^+$  バッファ領域 613 を備えることができる。この場合に  $p^+$  コレクタ領域 601 のない箇所でコレクタ電極 610 と直接に接しているのは、 $n^+$  バッファ領域 613 である。図 19 において  $n^+$  バッファ領域 613 を持たない構造も可能である。その場合に  $p^+$  コレクタ領域 601 のない箇所でコレクタ電極 610 と直接に接するのは、 $n$ -第 2 電界分散領域 612 である。これらのようなものでも、 $n$ -電界分散領域 611 による耐圧向上の効果に加えて、 $n$ -第 2 電界分散領域 612 によるターンオフ時間の短縮の効果が得られる。また、 $n^+$  バッファ領域 613 の不純物濃度や厚さの設定により、オン電圧の温度特性が必ず正となる効果が得られる。

#### 【0061】

むろん、本形態の高耐圧電界効果型半導体装置においても、第 2 の形態のよう

に、 $n^-$ 電界分散領域 511, 611 および  $n^+$ エミッタ領域 504, 604 を離散的にして、オン電圧の上昇を抑制してもよい。また、第3の形態のように、 $n^-$ 電界分散領域 511, 611 がゲート電極 506, 606 の底面を覆うようにしてもよい。また、図19のように  $n^+$ バッファ領域 613 を持つ場合には、 $n^+$ バッファ領域 613 を包含する欠陥領域を設けてもよい。

#### 【0062】

なお、上述の実施の形態は単なる例示にすぎず、本発明を何ら限定するものではない。したがって、本発明は当然に、各形態中に記載した以外にも、その要旨を逸脱しない範囲内で種々の改良、変形が可能である。

#### 【0063】

例えば、 $p$  ボディ領域側の  $n^-$  電界分散領域 \* 11 (\* は 1 ~ 6 の任意の自然数、以下同じ) とコレクタ側の  $n^-$  第2電界分散領域 \* 12 との間に、第3の、さらには第4の  $n^-$  電界分散領域を設けてもよい。これにより、さらにコレクターエミッタ間の耐圧を高めることができる。また、 $n^-$  第2電界分散領域 \* 12 を持たないもの(第1~第3の形態、第5の形態のうち図18のもの)において、 $p^+$ コレクタ領域 \* 01 に接する  $n^+$ バッファ領域を設けてもよい。また、 $n$  ドリフト領域 \* 02 における不純物濃度は、均一である必要はない。また、MOS コントロールサイリスタ等、異なる種類の電界効果型半導体装置にも適用できる。特に、第1~第3の形態のものについては、パワーMOSへの適用も可能である。

#### 【0064】

また、ゲート電極 \* 06 以外の半導体領域については、 $p$  型と  $n$  型とを入れ替えてもよい。ゲート電極 \* 06 については、他の半導体領域とは独立に、 $p$  型半導体または金属で置き換えてもよい。また、各部の絶縁膜については、酸化膜に限らず、窒化膜等の他の種類の絶縁膜でもよいし、複合膜でもよい。また、半導体についても、シリコンに限らず、他の種類の半導体(SiC, GaN, GaAs等)であってもよい。また、ゲート電極 \* 06 の平面形状は、円形、楕円形、多角形等でもよい。さらには、トレンチ型に限らず、プレーナ型、あるいはコンケーブ型であってもよい。

## 【0065】

## 【発明の効果】

以上の説明から明らかなように本発明によれば、ドリフト領域の厚さを増すことなく半導体基板内の電界を緩和して、オン電圧やスイッチオフ特性、コンパクト性等の犠牲なく高耐圧化を達成した高耐圧電界効果型半導体装置が提供されている。

## 【図面の簡単な説明】

## 【図1】

第1の形態に係る電界効果型半導体装置の構造を示す平面断面図（E-E箇所）である。

## 【図2】

第1の形態に係る電界効果型半導体装置の構造を示す立面断面図（A-A箇所）である。

## 【図3】

第1の形態に係る電界効果型半導体装置の構造を示す立面断面図（B-B箇所）である。

## 【図4】

スイッチオフ後における半導体基板内の電界分布を、第1の形態と従来例とで比較して示すグラフである。

## 【図5】

コレクターエミッタ間電圧とコレクターエミッタ間電流との関係を、第1の形態と従来例とで比較して示すグラフである。

## 【図6】

第1の形態に係る電界効果型半導体装置の製造過程を示す立面断面図（その1，A-A箇所およびB-B箇所）である。

## 【図7】

第1の形態に係る電界効果型半導体装置の製造過程を示す立面断面図（その2，A-A箇所およびB-B箇所）である。

## 【図8】

第 1 の形態に係る電界効果型半導体装置の製造過程を示す立面断面図（その 3，A－A 箇所および B－B 箇所）である。

【図 9】

第 1 の形態に係る電界効果型半導体装置の製造過程を示す立面断面図（その 4，A－A 箇所）である。

【図 1 0】

第 2 の形態に係る電界効果型半導体装置の構造を示す平面断面図（E－E 箇所）である。

【図 1 1】

第 2 の形態に係る電界効果型半導体装置の構造を示す立面断面図（A－A 箇所）である。

【図 1 2】

第 2 の形態に係る電界効果型半導体装置の構造を示す平面断面図（F－F 箇所）である。

【図 1 3】

第 3 の形態に係る電界効果型半導体装置の構造を示す立面断面図（A－A 箇所）である。

【図 1 4】

第 3 の形態に係る電界効果型半導体装置の構造を示す立面断面図（B－B 箇所）である。

【図 1 5】

第 4 の形態に係る電界効果型半導体装置の構造を示す立面断面図（A－A 箇所）である。

【図 1 6】

第 4 の形態に係る電界効果型半導体装置の構造を示す立面断面図（B－B 箇所）である。

【図 1 7】

第 4 の形態の変形例に係る電界効果型半導体装置の構造を示す立面断面図（B－B 箇所）である。

**【図 18】**

第5の形態に係る電界効果型半導体装置の構造を示す立面断面図（B-B箇所）である。

**【図 19】**

第5の形態の変形例に係る電界効果型半導体装置の構造を示す立面断面図（B-B箇所）である。

**【図 20】**

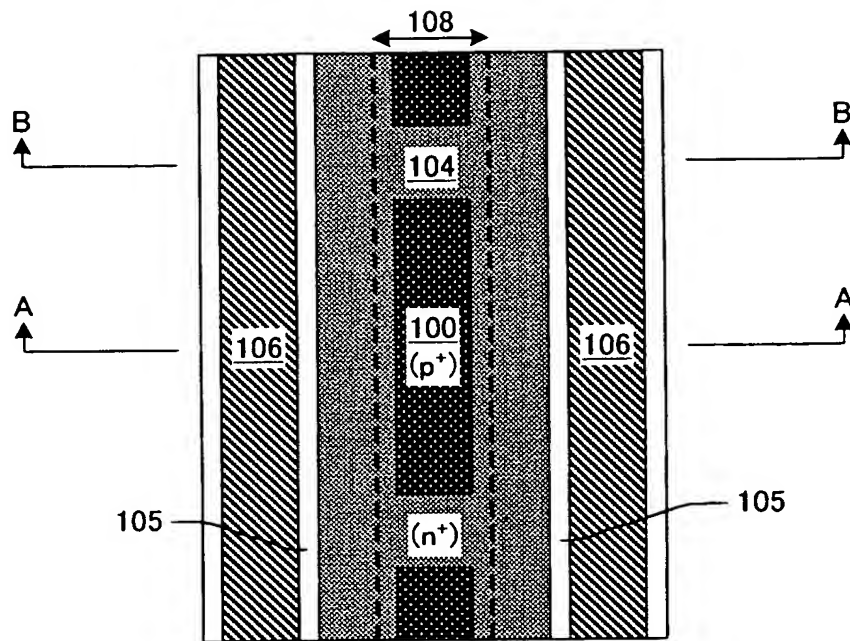
従来の電界効果型半導体装置の構造を示す立面断面図（A-A箇所）である。

**【符号の説明】**

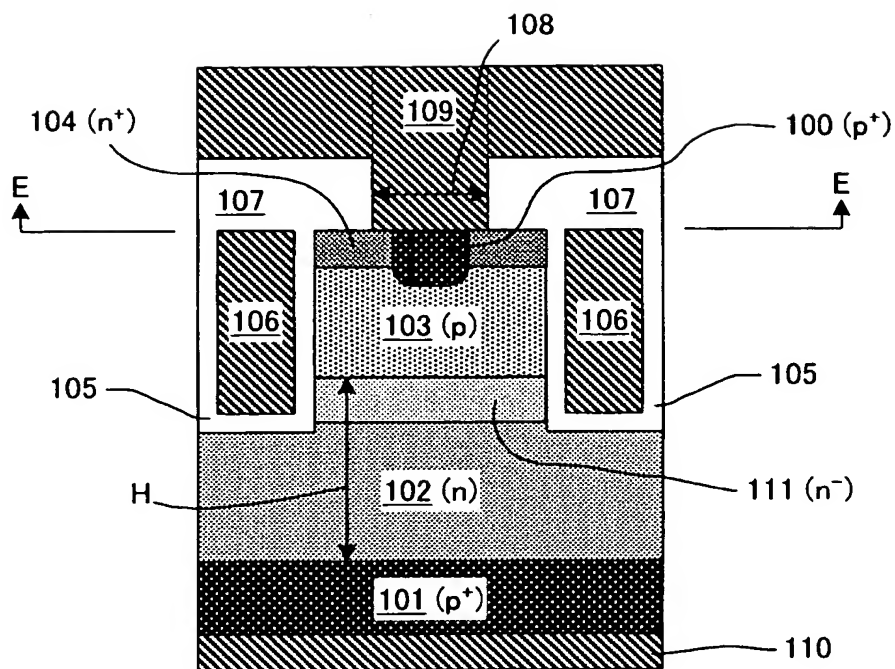
- 102～602    nドリフト領域
- 103～603    pボディ領域
- 104～604    n<sup>+</sup>エミッタ領域
- 106～606    ゲート電極
- 111～611    n<sup>-</sup>電界分散領域
- 412, 612    n<sup>-</sup>第2電界分散領域
- 413, 613    n<sup>+</sup>バッファ領域
- 414            欠陥領域

【書類名】 図面

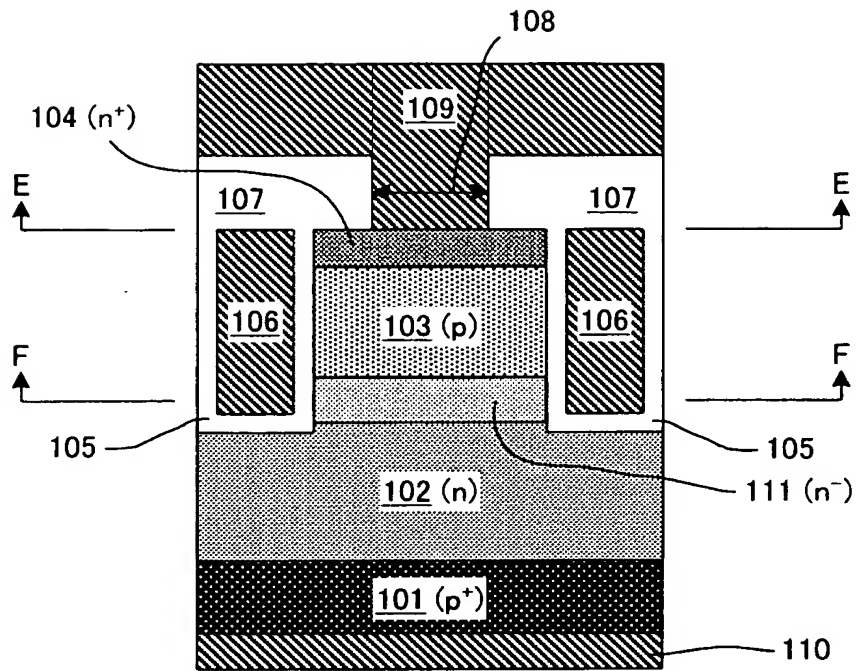
【図 1】



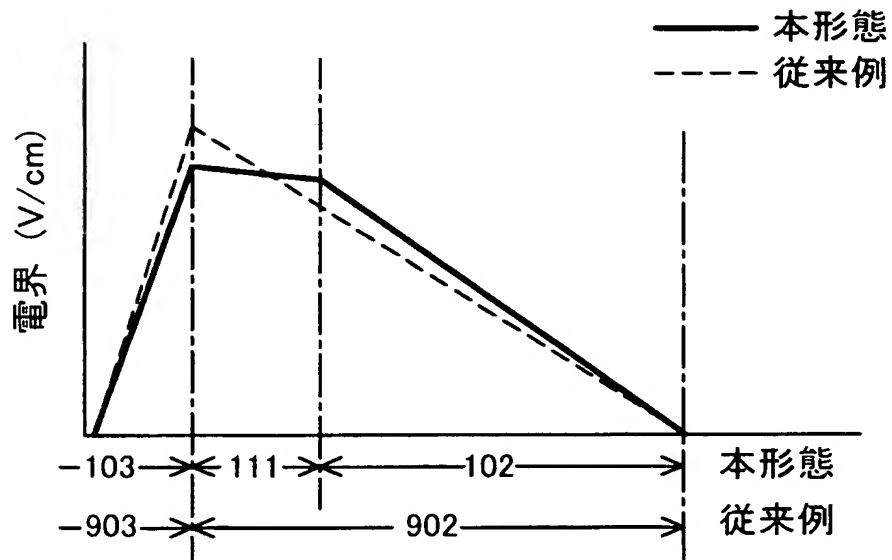
【図 2】



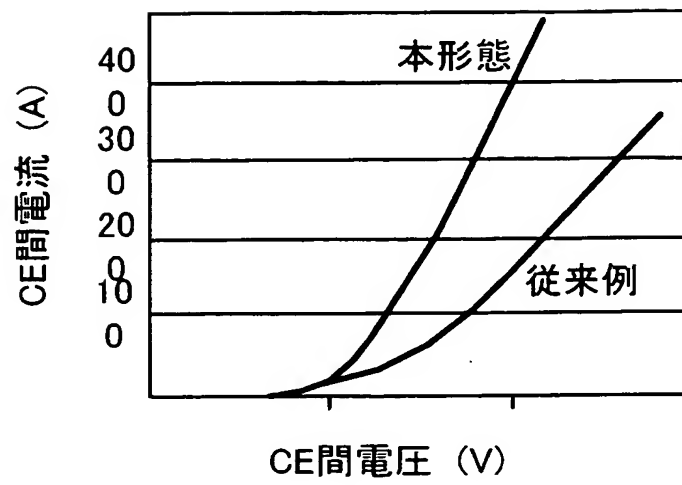
【図 3】



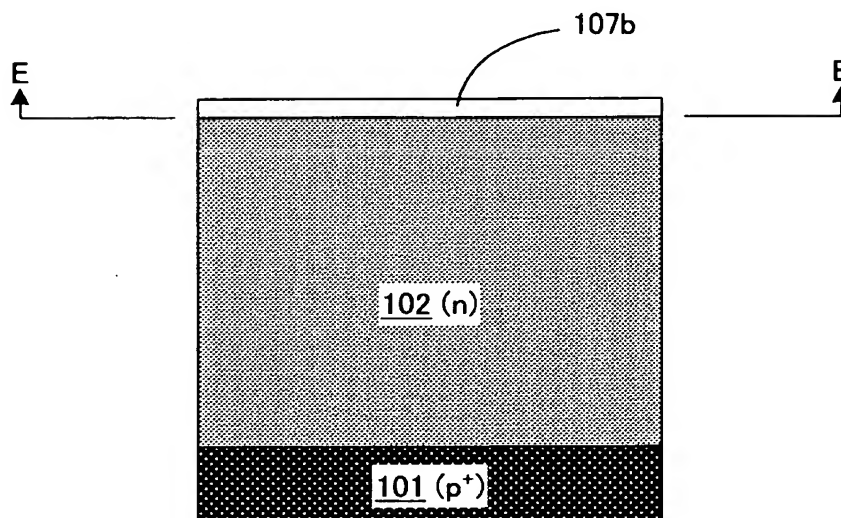
【図 4】



【図 5】

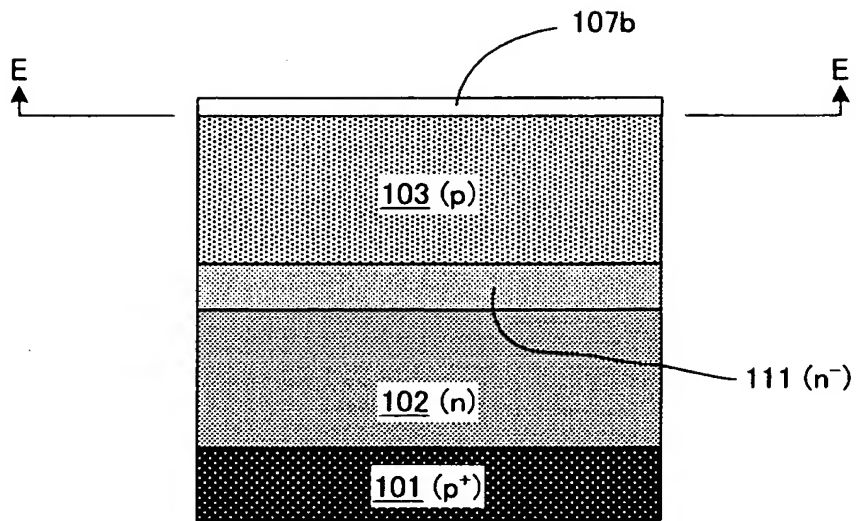


【図 6】

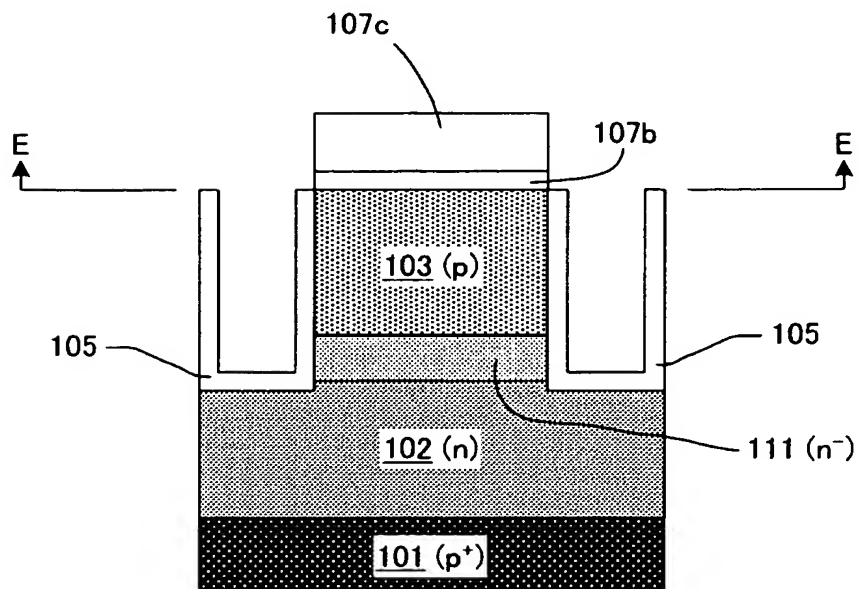




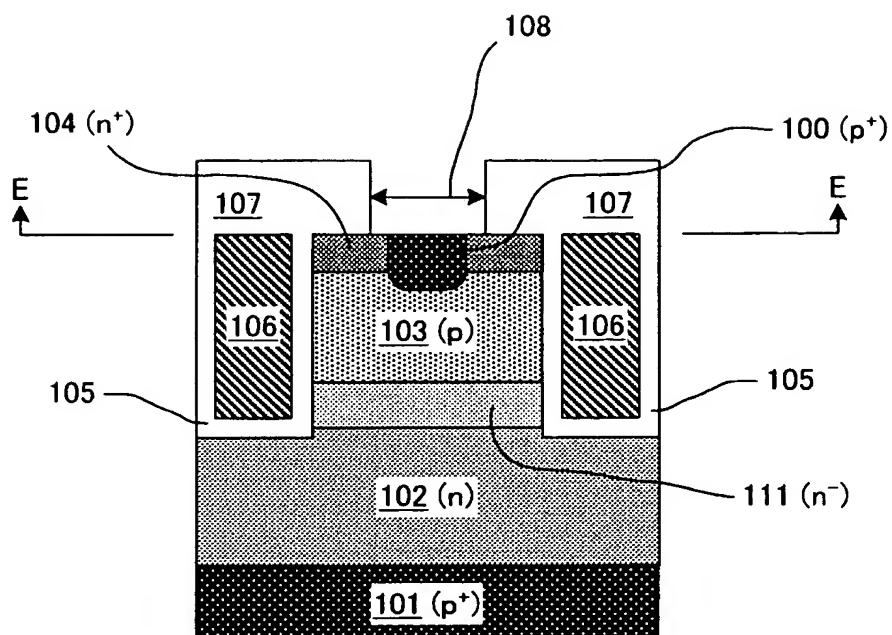
【図 7】



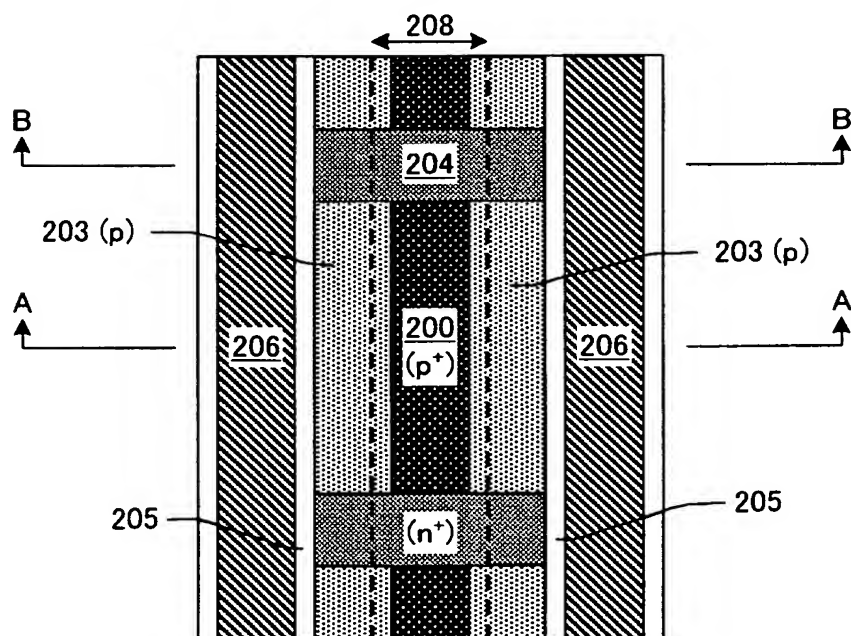
【図 8】



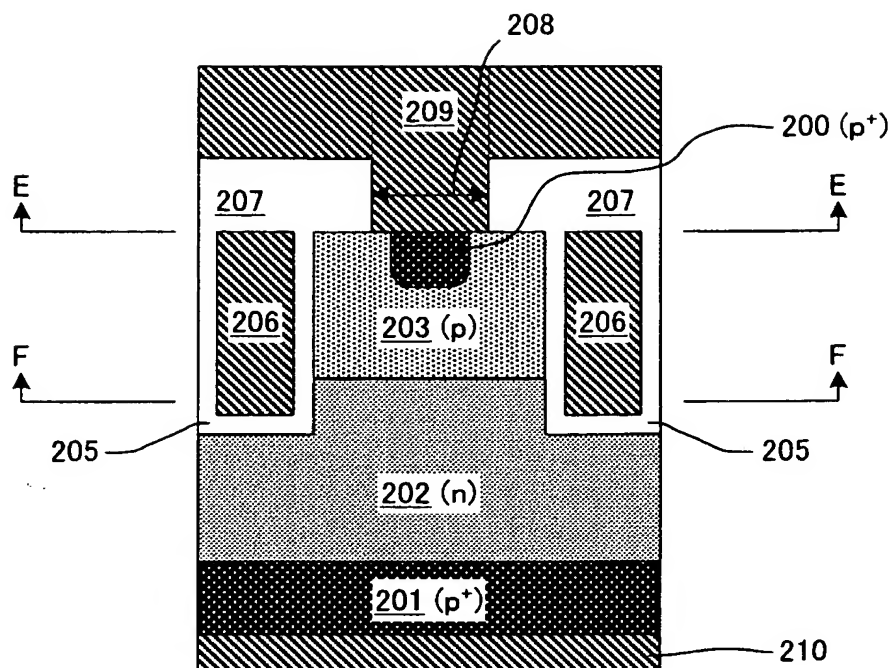
【図 9】



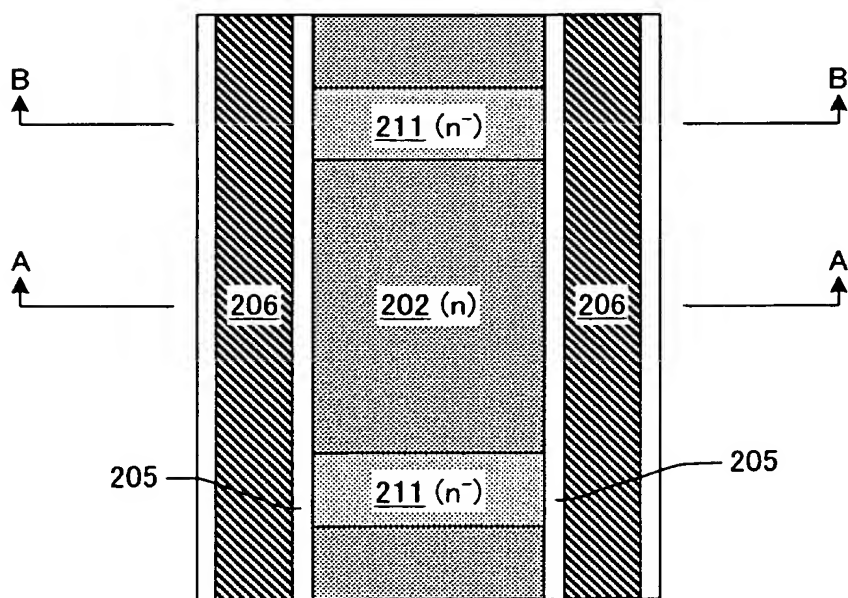
【図 10】



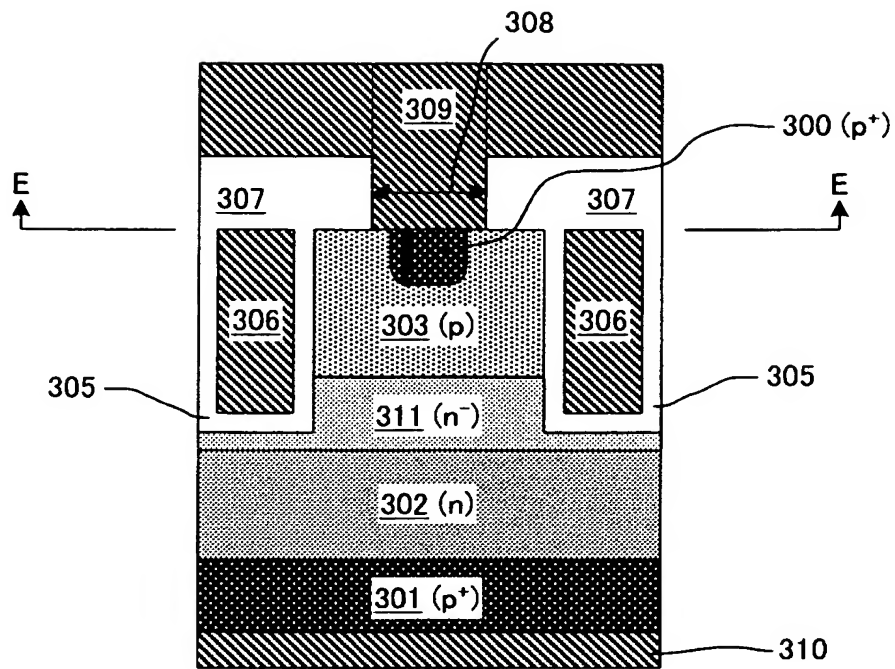
【図 11】



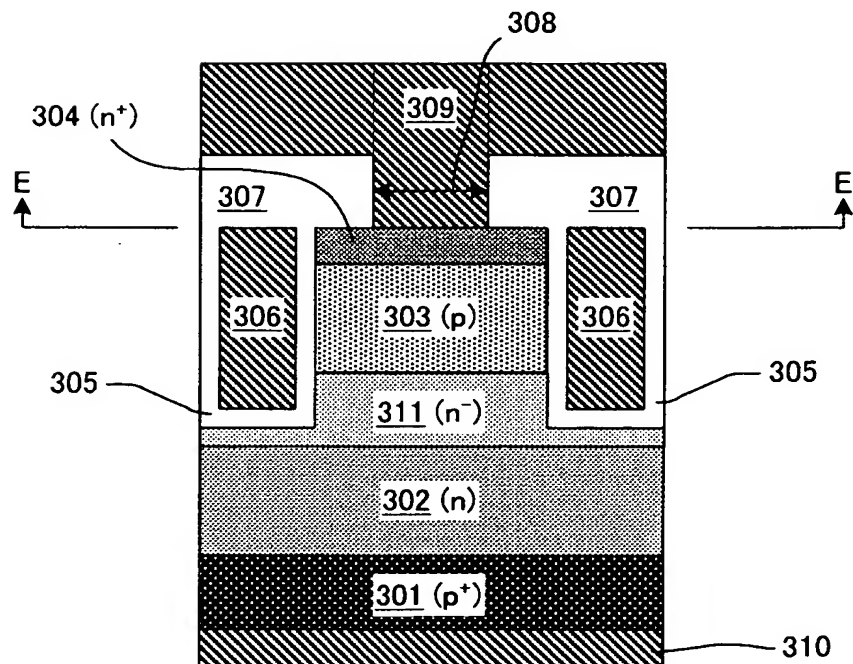
【図 12】



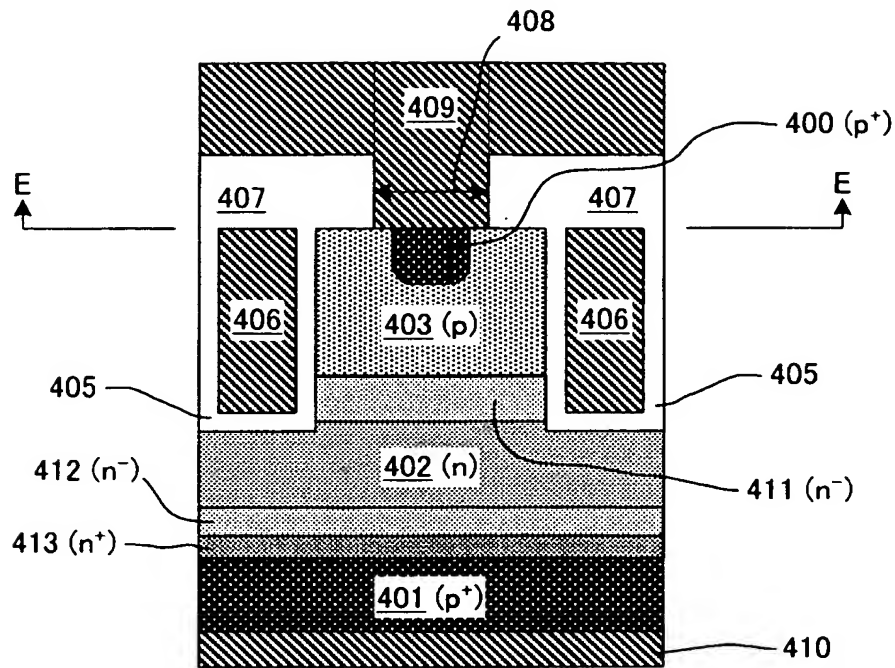
【図 13】



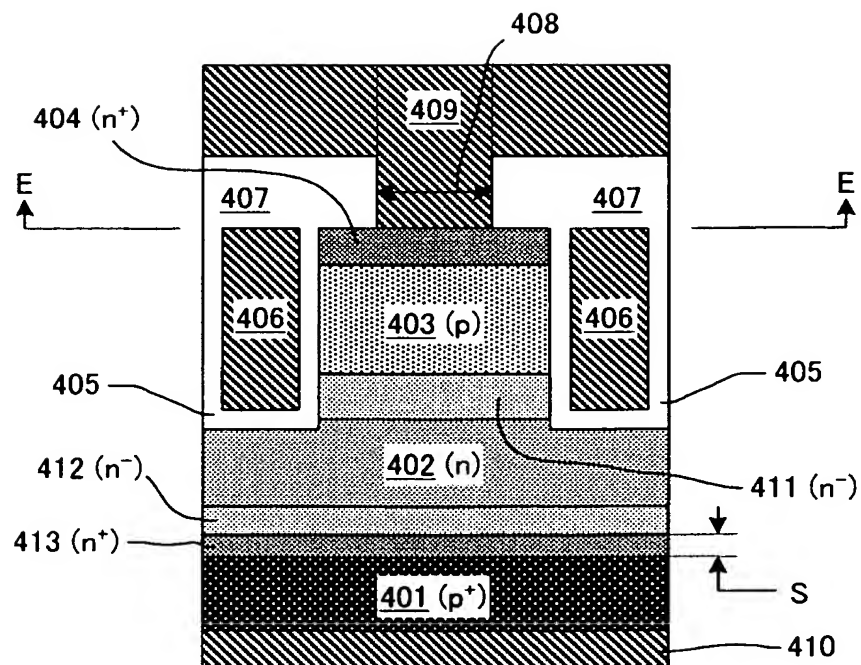
【図 14】



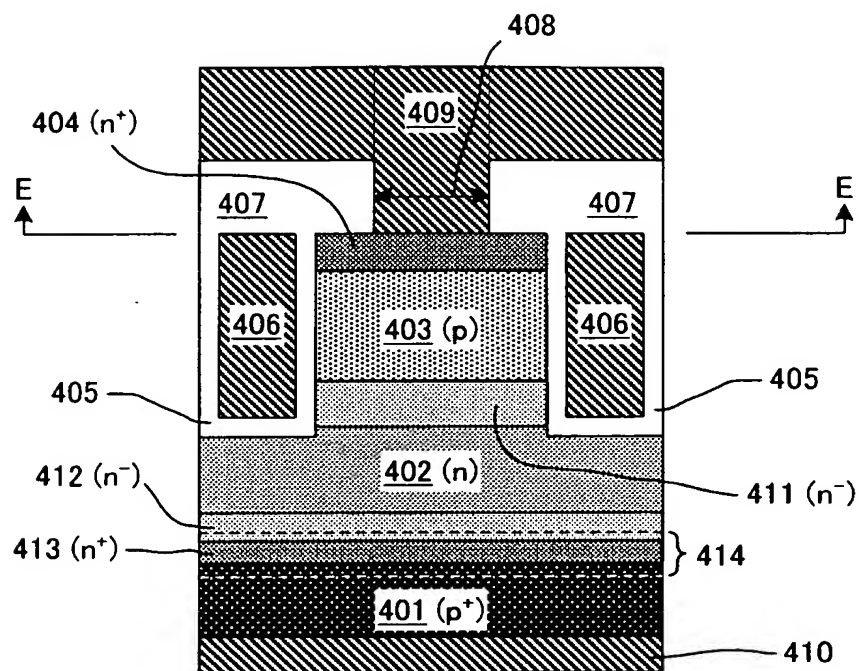
【図 15】



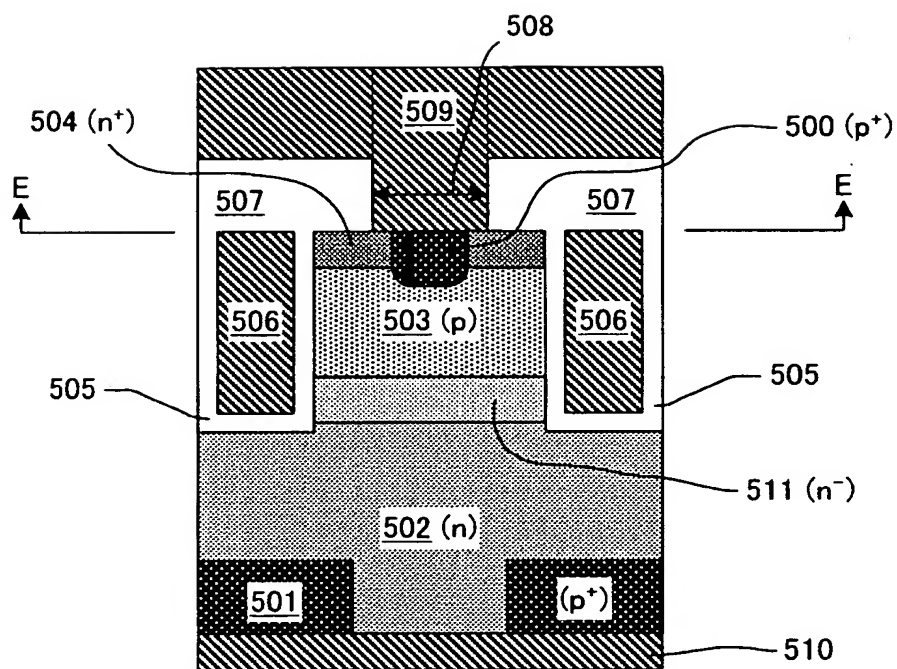
【図 16】



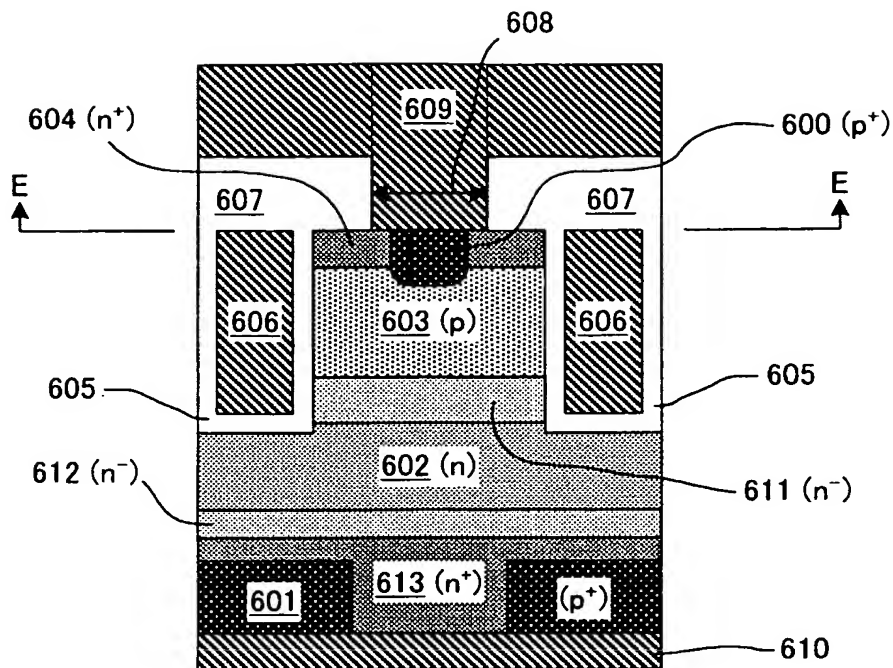
【図 17】



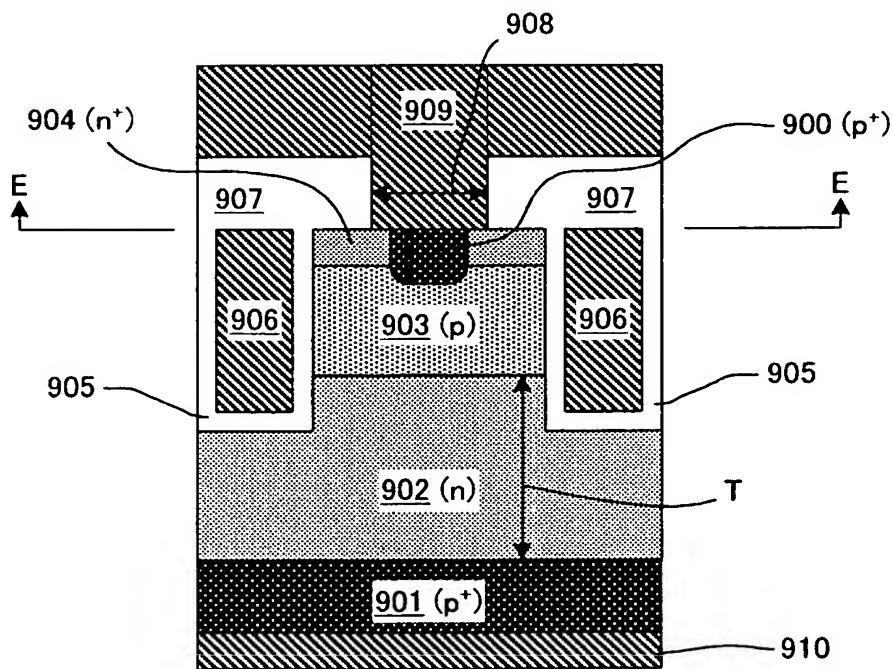
【図 18】



【図 19】



【図 20】



【書類名】 要約書

【要約】

【課題】 ドリフト領域の厚さを増すことなく半導体基板内の電界を緩和し、オン電圧やスイッチオフ特性、コンパクト性等の犠牲なく高耐压化を達成した高耐压電界効果型半導体装置を提供すること。

【解決手段】 半導体基板の一面（図中上方の面）側にエミッタ領域100、104やゲート電極106などを設け、他面（図中の下方の面）側にコレクタ領域101等を設けた構造の電界効果型半導体装置において、ゲート電極106に対面するpボディ領域103と、その下方のnドリフト領域102との間に、低不純物濃度のn<sup>-</sup>電界分散領域111を設けた。これにより、コレクターエミッタ間の電界が緩和されるので、高耐压の電界効果型半導体装置が得られた。nドリフト領域102とその下方のp<sup>+</sup>コレクタ領域101との間にも電界分散領域を設けることができる。

【選択図】 図2



特願 2 0 0 3 - 0 4 9 0 3 5

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 3 2 0 7 ]

1 . 変更年月日

1 9 9 0 年 8 月 2 7 日

[変更理由]

新規登録

住 所

愛知県豊田市トヨタ町 1 番地

氏 名

トヨタ自動車株式会社

特願 2 0 0 3 - 0 4 9 0 3 5

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 3 6 0 9 ]

1. 変更年月日

1 9 9 0 年 9 月 6 日

[変更理由]

新規登録

住 所

愛知県愛知郡長久手町大字長湫字横道 4 1 番地の 1

氏 名

株式会社豊田中央研究所